

明 細 書

DC-DCコンバータ

技術分野

- [0001] 本発明は、DC-DCコンバータに関し、特に、スイッチング損失を抑制し、変換効率を高めることができるDC-DCコンバータに関する。

背景技術

- [0002] 電流共振方式のDC-DCコンバータは、スイッチング手段に直列に接続された共振回路を備え、スイッチング手段を共振回路の共振周波数でオン・オフ駆動する。図4は、DC-DCコンバータの原理を示す図である。トランス1の1次側には、例えば4つのスイッチング素子のブリッジ接続構成からなるスイッチング手段2が設けられ、2次側には共振回路3が設けられる。共振回路3は、共振用チョーク(リアクトル)と共振用コンデンサからなる。なお、2次側には、さらに整流、平滑手段が設けられるが図示していない。
- [0003] 駆動手段4によりスイッチング手段2を共振回路3の共振周波数でオン・オフ駆動すると、そのオン・オフ駆動周波数に従った周波数でトランス1を介して昇圧あるいは降圧が行われる。
- [0004] このときの共振回路3の共振周波数 f は、共振回路3におけるチョークのインダクタンスを L とし、コンデンサのキャパシタンスを C とすると、 $f = 1 / 2 \pi \sqrt{LC}$ で表され、例えば $L = 130 \mu H$ 、 $C = 0.47 \mu F$ であると、 $f \approx 20.4 KHz$ となる。
- [0005] 図5(a)は、スイッチング手段2が共振回路3の共振周波数と同一周波数でオン・オフ駆動されているときに流れる電流の波形図であり、電流がゼロになった時点でスイッチング手段2がオン・オフされる。
- [0006] ところが、共振回路3を構成するチョークやコンデンサなどの素子は、素子定数(インダクタンス、キャパシタンス)にバラツキがあり、また、素子定数は経年変化し、さらに温度特性に従って周囲温度に応じて変化する。この変化に伴ってスイッチング手段2のオン・オフ駆動周波数と共振回路3の共振周波数とにずれが発生する。このずれは、回路配線の取り回しによるインダクタンスなどによっても発生する。

[0007] 図5(b), (c)はそれぞれ、スイッチング手段2のスイッチング周期に対して共振回路3の共振周期 T ($T=1/f$) が長くなった場合と短くなった場合の電流波形を示す。同図から明らかなように、スイッチング手段2のオン・オフ駆動周波数と共振回路3の共振周波数とにずれが生じると、共振電流の零クロス付近でスイッチング手段のオン・オフの切り替えが行われなため、スイッチング損失が増大し、十分な性能を得ることができなくなる。

[0008] 下記特許文献1には、スイッチング手段の駆動周波数と共振回路の共振周波数とのずれをなくすための技術が開示されている。これに開示された技術は、入力電圧および出力電流に基づきスイッチング手段に共振電流が流れている時間を算出し、スイッチング手段のオン時点からの経過時間が、算出された時間になった時点でスイッチング手段をオフに切り替えるというものである。

特許文献1: 特開2002-58240号公報

発明の開示

発明が解決しようとする課題

[0009] しかしながら、上記特許文献1に開示されているように、入力電圧および出力電流、あるいは共振用リアクトルに流れる電流を検出し、これに基づきスイッチング手段に共振電流が流れなくなるタイミングを算出し、このタイミングでスイッチング手段をオンからオフへ切り替えるという構成では、スイッチング手段のオン時点やオン時点からの経過時間を正確に検知する必要があり、それを実現するための構成が複雑になるという課題がある。

[0010] また、上記特許文献1には、共振用リアクトルに流れる共振電流を検出し、検出された共振電流を用いてスイッチング手段に共振電流が流れなくなる時点を求め、求められた時点でスイッチング手段をオンからオフに切り替えるという構成も開示されているが、このような構成でも上記と同様の課題がある。

[0011] 本発明の目的は、上記課題を解決し、簡単な構成でスイッチング損失を抑制し、変換効率を高めることができるDC-DCコンバータを提供することにある。

課題を解決するための手段

[0012] 上記課題を解決するため、本発明は、1次側端子と、2次側端子と、1次側巻線およ

び2次側巻線を有し電圧変換比を決定するトランスと、前記1次側端子と前記1次側巻線との間に挿入されたスイッチング手段と、前記スイッチング手段に直列に接続された共振用リアクトルおよびこの共振用リアクトルと共振する共振用コンデンサからなるLC共振回路と、前記スイッチング手段をオン・オフ駆動する駆動手段とを備えたDC-DCコンバータにおいて、前記LC共振回路の作動による共振電流の周波数を検出する共振周波数検出手段と、前記共振周波数検出手段で検出された周波数を前記駆動手段へフィードバックする手段とを設け、前記駆動手段は、前記共振周波数検出手段で検出された周波数に基づいて前記スイッチング手段を前記LC共振回路の共振周波数でオン・オフ駆動する点に第1の特徴がある。

[0013] また、本発明は、前記共振周波数検出手段を前記トランスの1次側に設けた点に第2の特徴がある。

[0014] また、本発明は、低圧側端子と、高圧側端子と、低圧側巻線および高圧側巻線を有し電圧変換比を決定するトランスと、前記低圧側端子と前記低圧側巻線との間に挿入された低圧側スイッチング手段と、前記高圧側端子と前記高圧側巻線との間に挿入された高圧側スイッチング手段と、前記低圧側スイッチング手段の各スイッチング素子に並列接続された低圧側整流素子と、前記高圧側スイッチング手段の各スイッチング素子に並列接続された高圧側整流素子と、前記低圧側スイッチング手段のスイッチング素子および前記高圧側スイッチング手段のスイッチング素子をオン・オフ駆動する駆動手段とを備えた双方向のDC-DCコンバータにおいて、前記高圧側巻線と前記高圧側スイッチング手段との間もしくは前記低圧側巻線と前記低圧側スイッチング手段との間にLC共振回路を設けると共に、前記LC共振回路の作動による共振電流の周波数を検出する共振周波数検出手段と、前記共振周波数検出手段で検出された周波数を前記駆動手段へフィードバックする手段とを設け、前記駆動手段は、前記共振周波数検出手段で検出された周波数に基づいて前記スイッチング手段を前記LC共振回路の共振周波数でオン・オフ駆動する点に第3の特徴がある。

[0015] また、本発明は、前記LC共振回路を前記高圧側巻線と前記高圧側スイッチング手段との間に設けた点に第4の特徴がある。

[0016] さらに、本発明は、前記低圧側スイッチング手段および前記高圧側スイッチング手

段はいずれも、4つのスイッチング素子をブリッジ接続して構成される点に第5の特徴がある。

発明の効果

- [0017] 本発明の第1の特徴によれば、簡単な構成でスイッチング手段の駆動周波数と共振回路の共振周波数とを常に同一に維持することができ、スイッチング損失を抑制することができ、変換効率を高めることができる。また、共振回路を構成する回路素子の素子定数に製造段階でバラツキがあったり、DC-DCコンバータへの組み込み後にその素子定数に経年変化や周囲温度に応じた変化などがあっても、スイッチング手段の駆動周波数が共振回路の共振周波数に一致するように自動調整されるので、回路や素子の設計が容易になる。
- [0018] また、第2の特徴によれば、共振周波数検出手段と駆動手段とで電圧基準ラインを共通にすることができるので、共振周波数検出手段と駆動手段との間の絶縁が不要になる。
- [0019] また、第3の特徴によれば、低圧側スイッチング手段と高圧側スイッチング手段を同一の駆動タイミングで動作させることにより、双方向で電力を融通し合う変換が可能になり、その場合のスイッチング損失を簡単な構成で抑制することができる。また、スイッチング手段のスイッチングによる電流波形がLC共振回路で正弦波状にされ、スイッチング手段の駆動周波数がLC共振回路の共振周波数に一致するように自動調整されるので、共振電流の零クロス点に極めて近い時点にスイッチング素子のオフタイミングを維持することができる。これにより、スイッチング損失を大幅に抑制することができる。
- [0020] また、第4の特徴によれば、LC共振回路が設けられる高圧側は、電流値が小さいので、LC共振回路での損失を抑制することができる。
- [0021] さらに、第5の特徴によれば、高圧側および低圧側のスイッチング手段および整流素子は、いわゆるブリッジ型の単相インバータを構成するので、トランスの構造を簡素化することができる。また、トランスの伝送遅れなどに伴ってスイッチング素子の短絡防止デッドタイムを大きくとったり、スイッチング素子の駆動時間を短くしたりする必要がないため、変換効率を高めることが可能になる。

図面の簡単な説明

- [0022] [図1]本発明に係るDC-DCコンバータの原理を示す回路図である。
[図2]本発明に係るDC-DCコンバータの実施形態を示す具体回路図である。
[図3]本発明の適用例を示す回路図である。
[図4]DC-DCコンバータの原理を示す図である。
[図5]DC-DCコンバータの動作を示す電流波形図である。

符号の説明

- [0023] 1・・・トランス、1-1・・・低圧側巻線、1-2・・・高圧側巻線、2, 9・・・スイッチング手段、2-1〜2-4, 9-1〜9-4・・・FET、3・・・LC共振回路、4・・・駆動手段(制御回路)、5・・・共振電流検出用変流器、6・・・周波数検知部、7-1、7-2・・・低圧側端子、8-1、8-2・・・高圧側端子、10, 11・・・平滑コンデンサ、12・・・発電機、13・・・バッテリー、14・・・駆動用インバータ(整流回路)、15・・・レギュレータ、16・・・インバータ、100・・・双方向DC-DCコンバータ

発明を実施するための最良の形態

- [0024] 以下、図面を参照して本発明を説明する。図1は、本発明に係るDC-DCコンバータの原理を示す回路図である。以下では図4と同一あるいは同等部分は同一符号で示す。図1が図4と異なるのは、共振回路3の作動による共振電流の周波数を検出する共振電流周波数検出手段を設け、これにより検出された周波数を駆動手段4にフィードバックした点である。共振電流周波数検出手段は、例えばトランス1の一次側の共振電流が流れるラインに対して配置された共振電流検出用変流器5とこれにより検出された共振電流の周波数を検知する周波数検知部6で構成される。
- [0025] 次に、図1の動作を説明する。駆動手段4は、まず、共振回路3の回路素子の素子定数に基づいて設定された共振周波数でスイッチング手段2をオン・オフ駆動する。これによりトランス1の1次側から2次側へのDC-DC変換が行われる。
- [0026] 共振電流検出用変流器5は、トランス1の1次側巻線に流れる電流を電圧値として検出し、周波数検知部6は、検出された電圧値の変化から周波数を算出することにより電流の周波数を検知する。周波数検知部6で検知された周波数は駆動手段4にフィードバックされる。

- [0027] 駆動手段4は、周波数検知部6で検知された周波数に基づいてスイッチング手段2をオン・オフする。これにより、スイッチング手段2は、周波数検知部6で検知された実際の共振電流の周波数、すなわち共振回路3の現在の実際の共振周波数に合致した周波数でオン・オフされる。したがって、共振回路3を構成する回路素子の素子定数に製造段階でバラツキがあったり、DC-DCコンバータへの組み込み後にその素子定数に経年変化や周囲温度に応じた変化が生じたりしてもスイッチング手段3のオン・オフ周波数と共振回路3の共振周波数との間のずれは抑制される。
- [0028] 図2は、本発明に係るDC-DCコンバータの実施形態を示す具体回路図である。本実施形態は、低圧側端子7-1、7-2に接続される直流電源と高圧側端子8-1、8-2に接続される直流電源との間でトランス1を介して双方向に電力を融通し合う双方向DC-DCコンバータとして構成した例である。以下では、低圧側端子7-1、7-2側を一次側、高圧側端子8-1、8-2側を二次側と呼ぶことがある。
- [0029] トランス1は、一次側の低圧側巻線1-1と二次側の高圧側巻線1-2を含む。この双方向DC-DCコンバータの昇圧比は、低圧側巻線1-1と高圧側巻線1-2の巻線比により決定される。低圧側スイッチング手段2は、低圧側端子7-1、7-2と低圧側巻線1-1との間に挿入され、高圧側スイッチング手段9は、高圧側端子8-1、8-2と高圧側巻線1-2との間に挿入される。
- [0030] 低圧側スイッチング手段2はFETなどの4つのスイッチング素子(以下、FETと記す。)2-1〜2-4をブリッジ接続して構成することができ、高圧側スイッチング手段9も4つのFET9-1〜9-4をブリッジ接続して構成することができる。
- [0031] FET2-1〜2-4、9-1〜9-4のそれぞれには、ダイオードなどの整流素子が並列接続される。これらの整流素子は、FETの寄生ダイオードでよく、別途接続した接合ダイオードでもよい。並列接続された整流素子を合わせれば、低圧側スイッチング手段2および高圧側スイッチング手段9はそれぞれ、スイッチング・整流部と考えることができる。
- [0032] 高圧側端子8-1、8-2と高圧側巻線1-2との間にはLC共振回路3が挿入される。低圧側スイッチング手段2のFET2-1〜2-4および高圧側スイッチング手段9のFET9-1〜9-4は、CPUなどからなる制御回路4によりオン・オフされる。なお、低圧側

端子7-1、7-2間、および高圧側端子8-1、8-2間に接続されているコンデンサ10、11は、出力平滑用コンデンサである。

- [0033] トランス1の低圧側巻線1-1と低圧側スイッチング手段2との間に共振電流検出用変流器5が挿入され、これによる検出出力は周波数検知部6に与えられる。電流検出用変流器5と周波数検知部6は共振電流周波数検出手段を構成する。
- [0034] CPUなどからなる制御回路4は、周波数検知部6で検知された周波数に基づいて低圧側スイッチング手段2のFET2-1〜2-4や高圧側スイッチング手段9のFET9-1〜9-4をオン・オフする。なお、周波数検知部6は、制御回路4の一部としてソフトウェアで構成することもでき、周波数は、例えば共振電流波形のピーク位置などの特定位置のずれを判断することにより検知できる。
- [0035] 図2の動作の概略を説明する。まず、一次側(図の左側)から二次側(図の右側)へ電力を供給する場合、低圧側スイッチング手段2のFET2-1、2-4のペアとFET2-2、2-3のペアとを交互にオン・オフさせる。このオン・オフに伴う電流がトランス1の低圧側巻線1-1に流れる。
- [0036] 高圧側巻線1-2に誘起された電流は、LC共振回路3を通して高圧側スイッチング手段9に入力され、FET9-1〜9-4に並列接続された整流素子により整流され、平滑コンデンサ11で平滑されて出力される。このとき一次側および二次側に流れる電流は、LC共振回路3の存在により正弦波状になる。
- [0037] また、電流検出用変流器5と周波数検知部6からなる共振電流周波数検出手段によるフィードバック機能で、低圧側スイッチング手段2のFET2-1〜2-4はLC共振回路3の現在の実際の共振周波数に合致した周波数でオン・オフされる。
- [0038] 以上は、一次側から二次側へ電力を供給する場合の動作であるが、二次側から一次側へ電力を供給する場合も同様である。また、一次側と二次側とを完全同期で、すなわち一次側と二次側とを同一駆動信号で駆動して相互に自動的に電力をやり取りさせる場合も同様である。この場合には、トランス巻線比による一次側と二次側の相対電圧差で電力のやり取りが行われる。
- [0039] 図3は、本発明の適用例を示す回路図である。本例は、発電機12を含む直流電源とバッテリー13で電力を融通し合って負荷に電力を供給するシステムに、図2の双方向

DC-DCコンバータを適用した例である。発電機12は、例えばエンジン駆動式の3相の多極磁石発電機である。

- [0040] 本適用例においても、電流検出用変流器5と周波数検知部6からなる共振電流周波数検出手段によるフィードバック機能で、双方向DC-DCコンバータのスイッチング手段はLC共振回路の現在の実際の共振周波数に合致した周波数でオン・オフ駆動されるので、変換効率を高めることができる。
- [0041] まず、エンジンの始動時には、双方向DC-DCコンバータ100の低圧側スイッチング手段を駆動し、これにより昇圧したバッテリー13のDC電圧を駆動用インバータ(整流回路)14に印加する。駆動用インバータ14は、印加されたDC電圧を3相のAC電圧に変換して発電機12に印加し、これをエンジン始動用電動機として起動する。
- [0042] エンジンが始動すると、発電機12はエンジンにより駆動され、駆動用インバータ14のスイッチング動作は停止される。発電機12の出力は、整流回路(駆動用インバータ)14で整流され、レギュレータ15で調整され、さらにインバータ16で所定周波数の交流電力に変換されて負荷へ供給される。
- [0043] バッテリー13の電圧が低下した時、双方向DC-DCコンバータ100の高圧側スイッチング手段を駆動すれば、整流回路14の出力を双方向DC-DCコンバータ100により降圧し、降圧した電圧でバッテリー13を充電することができる。
- [0044] 発電機12がエンジンで駆動されているときに、双方向DC-DCコンバータ100の低圧側スイッチング手段と高圧側スイッチング手段とを完全同期で駆動することもできる。このようにすれば、整流回路(駆動用インバータ)14側とバッテリー13側とでトランス巻線比による一次側と二次側の相対電圧差に従い自動的に電力のやり取りを行わせることができる。また、この場合はダイオードによる順方向降下電圧(約0.7V)による損失がなく、スイッチング手段のオン抵抗のみの損失となるため、特に低圧側での効率を高めることができる。
- [0045] なお、本適用例は、エンジン駆動式発電機からなる直流電源とバッテリー間で電力を融通し合う例であるが、これに限らず、バッテリー、通常の発電機、太陽光発電、風力発電、燃料電池などの適宜の直流電源系で電力を融通し合う場合にも適用でき、例えば、ハイブリッド車両などでの走行電力系と保安電装系とで電力のやり取りを行わせ

る場合にも適用できる。

- [0046] 以上、実施形態について説明したが、本発明は、種々に変形可能である。例えば、共振電流検出用変流器に代えて抵抗を共振電流が流れるラインに挿入することによっても共振電流を検出することができる。また、電流検出用の変流器や抵抗などは一次側に代えて二次側に設けることもでき、LC共振回路も二次側ではなく一次側に設けることもできる。

請求の範囲

- [1] 1次側端子と、2次側端子と、1次側巻線および2次側巻線を有し電圧変換比を決定するトランスと、前記1次側端子と前記1次側巻線との間に挿入されたスイッチング手段と、前記スイッチング手段に直列に接続された共振用リアクトルおよびこの共振用リアクトルと共振する共振用コンデンサからなるLC共振回路と、前記スイッチング手段をオン・オフ駆動する駆動手段とを備えたDC-DCコンバータにおいて、

前記LC共振回路の作動による共振電流の周波数を検出する共振周波数検出手段と、前記共振周波数検出手段で検出された周波数を前記駆動手段へフィードバックする手段とを設け、

前記駆動手段は、前記共振周波数検出手段で検出された周波数に基づいて前記スイッチング手段を前記LC共振回路の共振周波数でオン・オフ駆動することを特徴とするDC-DCコンバータ。

- [2] 前記共振周波数検出手段を前記トランスの1次側に設けたことを特徴とする請求項1に記載のDC-DCコンバータ。

- [3] 低圧側端子と、高圧側端子と、低圧側巻線および高圧側巻線を有し電圧変換比を決定するトランスと、前記低圧側端子と前記低圧側巻線との間に挿入された低圧側スイッチング手段と、前記高圧側端子と前記高圧側巻線との間に挿入された高圧側スイッチング手段と、前記低圧側スイッチング手段の各スイッチング素子に並列接続された低圧側整流素子と、前記高圧側スイッチング手段の各スイッチング素子に並列接続された高圧側整流素子と、前記低圧側スイッチング手段のスイッチング素子および前記高圧側スイッチング手段のスイッチング素子をオン・オフ駆動する駆動手段とを備えた双方向のDC-DCコンバータにおいて、

前記高圧側巻線と前記高圧側スイッチング手段との間もしくは前記低圧側巻線と前記低圧側スイッチング手段との間にLC共振回路を設けると共に、

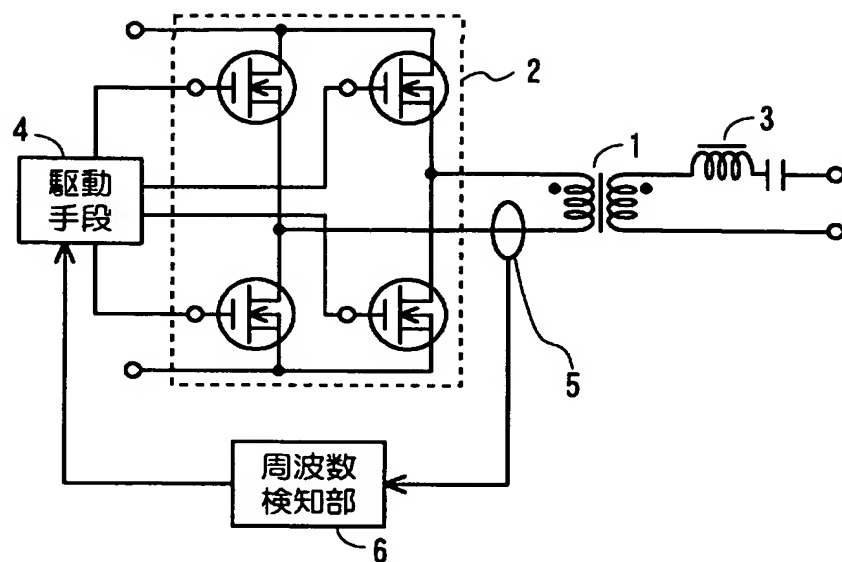
前記LC共振回路の作動による共振電流の周波数を検出する共振周波数検出手段と、前記共振周波数検出手段で検出された周波数を前記駆動手段へフィードバックする手段とを設け、

前記駆動手段は、前記共振周波数検出手段で検出された周波数に基づいて前記

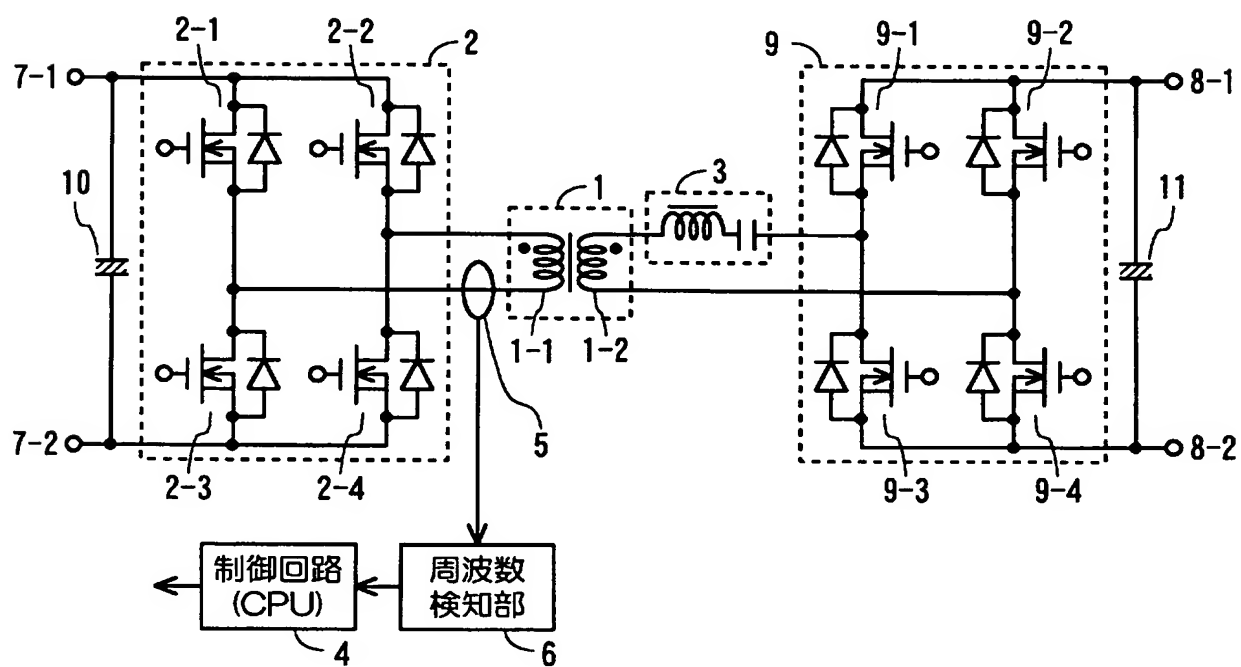
スイッチング手段を前記LC共振回路の共振周波数でオン・オフ駆動することを特徴とするDC-DCコンバータ。

- [4] 前記LC共振回路を前記高圧側巻線と前記高圧側スイッチング手段との間に設けたことを特徴とする請求項3に記載のDC-DCコンバータ。
- [5] 前記低圧側スイッチング手段および前記高圧側スイッチング手段はいずれも、4つのスイッチング素子をブリッジ接続して構成されることを特徴とする請求項3に記載のDC-DCコンバータ。

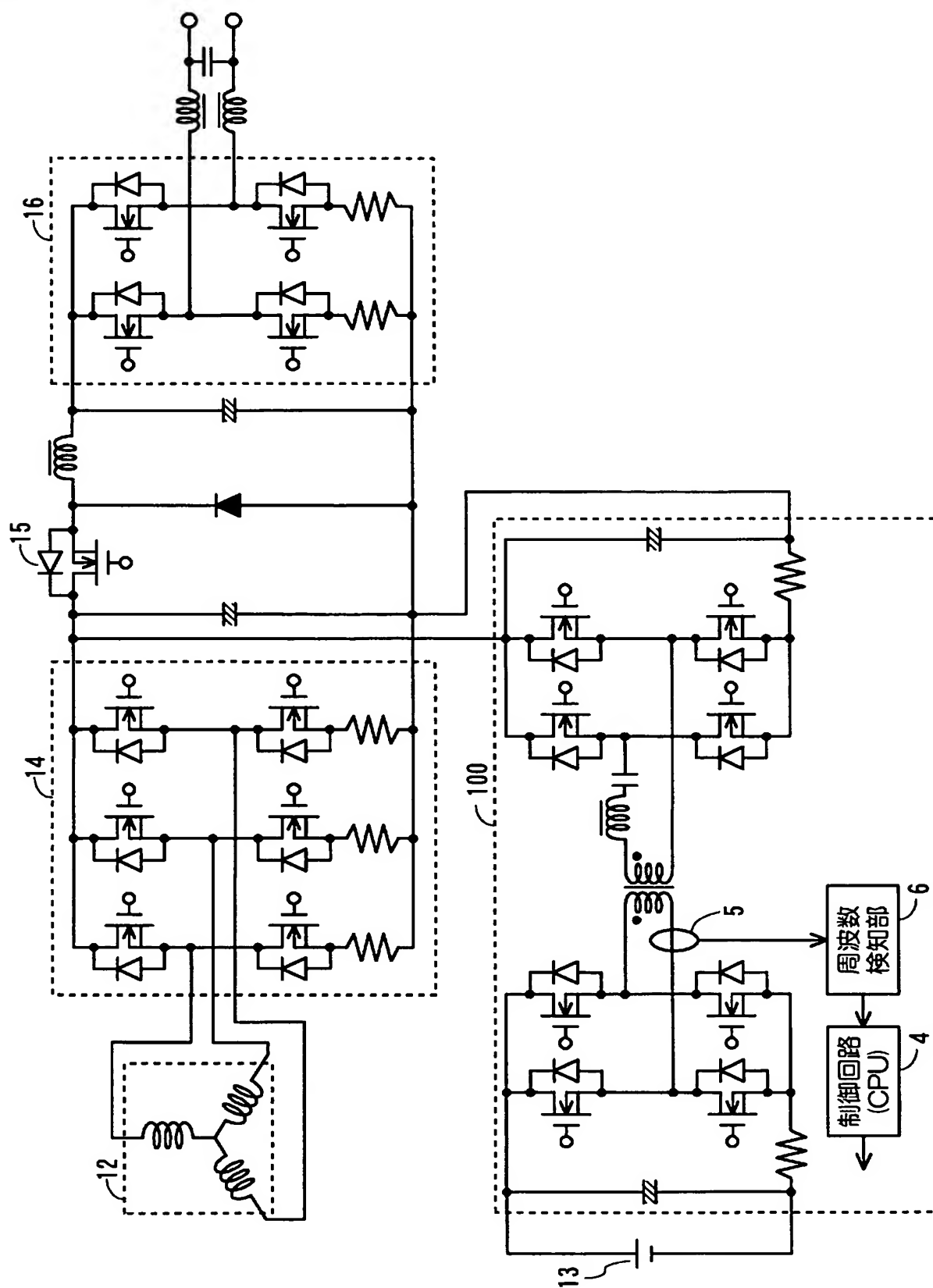
[図1]



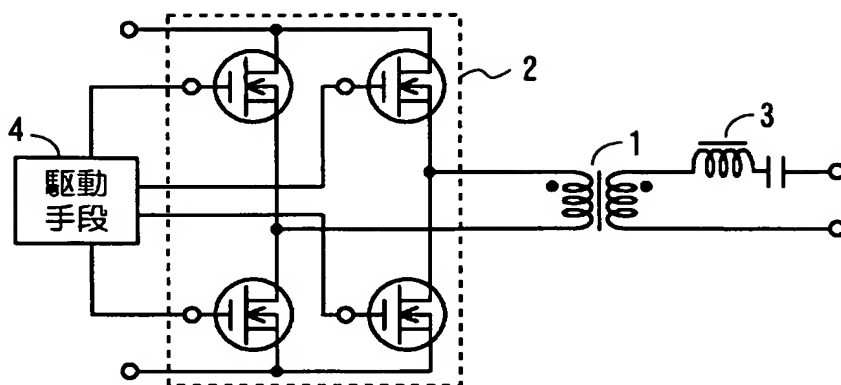
[図2]



[図3]

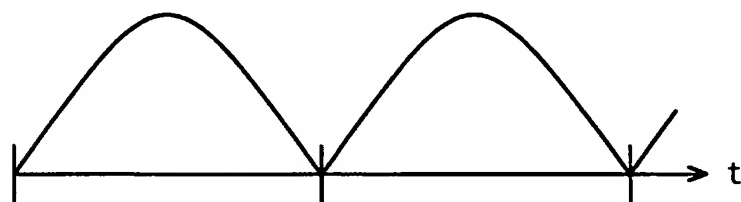


[図4]

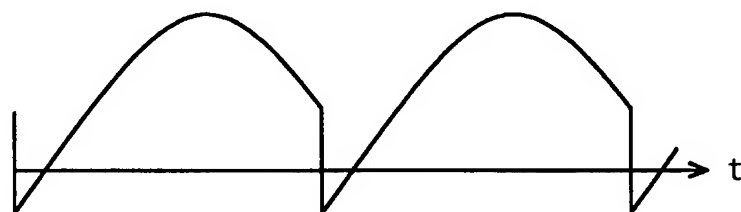


[図5]

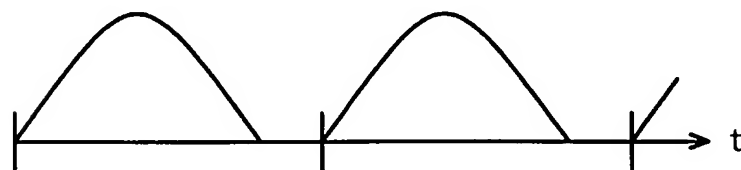
(a) スイッチング周期＝共振周期



(b) スイッチング周期<共振周期



(c) スイッチング周期>共振周期



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/017236

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H02M3/28

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H02M3/00-3/44

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Jitsuyo Shinan Toroku Koho	1996-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 10-225122 A (TDK Corp.), 21 August, 1998 (21.08.98), Par. Nos. [0022] to [0038]; Fig. 1 (Family: none)	1-5
A	JP 10-52039 A (Meidensha Corp.), 20 February, 1998 (20.02.98), Par. Nos. [0012] to [0015]; Fig. 1 (Family: none)	1-5
A	JP 7-222444 A (Hitachi Medical Corp.), 18 August, 1995 (18.08.95), Par. Nos. [0018] to [0033]; Fig. 1 (Family: none)	1-5

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
24 February, 2005 (24.02.05)

Date of mailing of the international search report
15 March, 2005 (15.03.05)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/017236

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 7-274502 A (Sony Corp.), 20 October, 1995 (20.10.95), Par. Nos. [0002] to [0003] (Family: none)	1-5
A	JP 11-191962 A (Fuji Electric Co., Ltd.), 13 July, 1999 (13.07.99), Par. No. [0038]; Fig. 3 (Family: none)	5

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ H02M3/28

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ H02M3/00-3/44

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2005年
 日本国登録実用新案公報 1994-2005年
 日本国実用新案登録公報 1996-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P 10-225122 A (ティーディーケイ株式会社) 21.08.1998, 【0022】-【0038】, 図1 (ファミリーなし)	1-5
A	J P 10-52039 A (株式会社明電舎) 20.02.1998, 【0012】-【0015】, 図1 (ファミリーなし)	1-5

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」 口頭による開示、使用、展示等に言及する文献
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日

24.02.2005

国際調査報告の発送日

15.3.2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

櫻田 正紀

3V

3328

電話番号 03-3581-1101 内線 3356

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 7-222444 A (株式会社日立メディコ) 18.08.1995, 【0018】-【0033】, 図1 (ファミリーなし)	1-5
A	JP 7-274502 A (ソニー株式会社) 20.10.1995, 【0002】-【0003】 (ファミリーなし)	1-5
A	JP 11-191962 A (富士電機株式会社) 13.07.1999, 【0038】, 図3 (ファミリーなし)	5